

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-260901

(43)Date of publication of application : 03.10.1997

(51)Int.Cl.

H01P 1/15

H01P 1/213

H04B 1/44

(21)Application number : 08-071841

(71)Applicant : HITACHI METALS LTD

(22)Date of filing : 27.03.1996

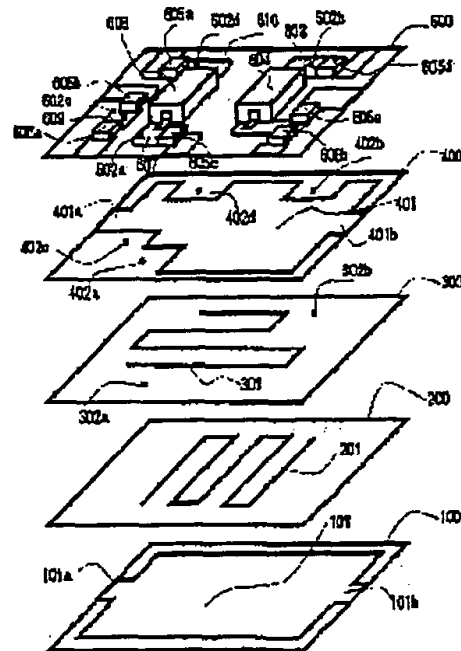
(72)Inventor : MURAKAMI YASUhide

(54) SWITCH CIRCUIT

(57)Abstract:

PROBLEM TO BE SOLVED: To miniaturize a switch circuit so that the electrodes of 1st and 2nd lines cannot be mutually interfered by arranging transmission lines so as to cross inside a laminated object and arranging a diode on the laminated object.
SOLUTION: The overlapped part of 1st and 2nd transmission lines 301 and 201 is their linear parts and these lines mutually cross almost at 90°.

Concerning a switch circuit 600, the transmission lines 301 and 201 are built in a laminated object 601, the transmission lines 301 and 201 are formed on different layers inside the laminated object 601 and arranged so as to cross at the angle from 45° to 90°, and 1st and 2nd diodes 603 and 604 are formed on the laminated object 601. Therefore, the mount area of the switch circuit 600 can be reduced without providing any shield layer between the transmission lines 301 and 201 and without mutually interfering the transmission lines 301 and 201.



LEGAL STATUS

[Date of request for examination] 04.11.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-260901

(43) 公開日 平成9年(1997)10月3日

(51) Int. Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 P	1/15		H 0 1 P	1/15
	1/213			1/213
H 0 4 B	1/44		H 0 4 B	1/44
				M

審査請求 未請求 請求項の数 4

O L

(全 7 頁)

(21) 出願番号 特願平8-71841

(22) 出願日 平成8年(1996)3月27日

(71) 出願人 000005083

日立金属株式会社

東京都千代田区丸の内2丁目1番2号

(72) 発明者 邑上 安英

鳥取県鳥取市南栄町33番地12号日立金属株式会社磁性材料研究所鳥取分室内

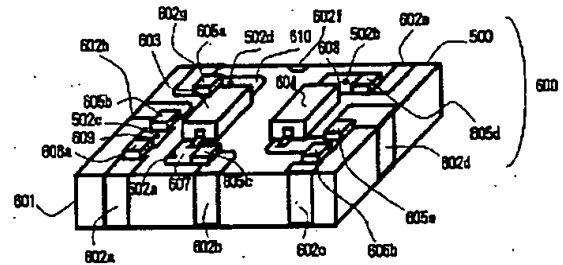
(74) 代理人 弁理士 大場 充

(54) 【発明の名称】 スイッチ回路

(57) 【要約】

【目的】 生産コストを増大させることなく、小型のスイッチ回路を提供すること。

【構成】 第1の回路、第2の回路および第3の回路に接続され、第1の回路と第3の回路との接続、および第2の回路と第3の回路との接続を切り換えるためのスイッチ回路であって、第1の伝送線路および第2の伝送線路が、積層素体内の異なる層上に形成されるとともに、45度から90度の角度で交差するように配置され、第1のダイオードと第2のダイオードが、積層素体上に形成されたスイッチ回路。



【特許請求の範囲】

【請求項1】 第1の回路、第2の回路および第3の回路に接続され、前記第1の回路と前記第3の回路との接続、および前記第2の回路と前記第3の回路との接続を切り換えるためのスイッチ回路であって、前記第1の回路にアノードが接続され、前記第3の回路にカソードが接続される第1のダイオード、前記第1のダイオードのアノードに接続される第1の伝送線路、前記第3の回路と前記第2の回路との間に接続される第2の伝送線路、および前記第2の回路にアノードが接続され、アースにカソードが接続される第2のダイオードを含み、前記第1の伝送線路および前記第2の伝送線路は、積層素体に内蔵され、前記第1の伝送線路および前記第2の伝送線路が、前記積層素体内の異なる層上に形成されるとともに、45度から90度の角度で交差するように配置され、前記第1のダイオードと前記第2のダイオードが、前記積層素体上に配置されたことを特徴とするスイッチ回路。

【請求項2】 第1の回路、第2の回路および第3の回路に接続され、前記第1の回路と前記第3の回路との接続、および前記第2の回路と前記第3の回路との接続を切り換えるためのスイッチ回路であって、前記第1の回路にアノードが接続され、前記第3の回路にカソードが接続される第1のダイオード、前記第1のダイオードのアノードに接続される第1の伝送線路、前記第3の回路と前記第2の回路との間に接続される第2の伝送線路、および前記第2の回路にアノードが接続され、アースにカソードが接続される第2のダイオードを含み、前記第1の伝送線路および前記第2の伝送線路は、積層素体に内蔵され、前記第1の伝送線路および前記第2の伝送線路が、前記積層素体内の異なる層上に形成されるとともに、ねじれの位置に配置され、前記第1のダイオードと前記第2のダイオードが、前記積層素体上に配置されたことを特徴とするスイッチ回路。

【請求項3】 前記第1の伝送線路および前記第2の伝送線路が交差する部分がそれぞれ前記第1の伝送線路および前記第2の伝送線路の直線部であることを特徴とする請求項1または請求項2に記載のスイッチ回路。

【請求項4】 前記第1の伝送線路または前記第2の伝送線路がトリプレートラインであることを特徴とする請求項1または請求項2に記載のスイッチ回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、スイッチ回路に関わり、デジタル携帯電話などの高周波回路において、信号の伝送経路を切り換えるための高周波スイッチ回路に関するものである。

【0002】

【従来の技術】上記スイッチ回路は、図3に示すよう

に、デジタル携帯電話などにおいて、アンテナと受信

回路との伝送経路および送信回路とアンテナとの伝送経路を切り換えるのに使用される。

【0003】また上記スイッチ回路は、受信ダイバーシチ方式を採用している電話などにおいて、受信回路と第1のアンテナとの伝送経路および受信回路と第2のアンテナとの伝送経路を切り換えるのにも使用される。また同様に、送信ダイバーシチ方式を採用している携帯電話用の基地局などの場合、送信回路と第1のアンテナとの伝送経路および送信回路と第2のアンテナとの伝送経路を切り換えるのに使用してもよい。

【0004】また上記スイッチ回路は、車載用ブースターなどとの外部接続用端子を持つ携帯電話などの内部回路と上記端子への経路との切換や、携帯電話用の基地局などの複数チャネルの切換用としても用いられる。

【0005】以下図4に示す本発明に係るスイッチ回路の一例を示す回路図で詳細に説明する。このスイッチ回路は、アンテナANT、送信回路TX、受信回路RXに接続される。送信回路TXには、第1のコンデンサC1を介して第1のダイオードD1のアノードが接続され、第1のダイオードD1のカソードには、第3のコンデンサC3を介してアンテナANTに接続される。アンテナANTには、第3のコンデンサC3、第2の伝送線路TL2、第4のコンデンサC4の直列回路を介して受信回路RXに接続される。また第1のダイオードD1のアノードは、第1の伝送線路TL1と第2のコンデンサC2の直列回路を介して接地される。さらに、第1の伝送線路TL1と第2のコンデンサC2の間には、抵抗R1を介してコントロール回路VC1が接続される。また第2の伝送線路TL2と第4のコンデンサC4の間には、第2のダイオードD2のアノードが接続され、第2のダイオードD2のカソードは、第5のコンデンサC5を介して接地される。さらに、第2のダイオードD2のカソードと第5のコンデンサC5の間には、抵抗R2を介してコントロール回路VC2が接続される。ここで抵抗R1を介して接続されるコントロール回路VC1および抵抗R2を介して接続されるコントロール回路VC2は、スイッチ回路を切り換えるための回路である。

【0006】図4に示すスイッチ回路において、送信回路TXとアンテナANTとを接続する場合、コントロール回路VC1から正の電圧が、コントロール回路VC2から0の電圧が与えられる。コントロール回路VC1から与えられた正の電圧は、第1から第5までのコンデンサによって直流分がカットされ、第1のダイオードD1および第2のダイオードD2を含む回路にのみ印加され、第1のダイオードD1および第2のダイオードD2がON状態になる。第1のダイオードD1がON状態になることによって、送信回路TXとアンテナANTと間の伝送経路のインピーダンスが低くなり接続される。一方ON状態になった第2のダイオードD2および第5のコンデンサによって、第2の伝送線路TL2が高周波

に接地されることにより共振して、第1のダイオードD1のカソードと第3のコンデンサC3と第2の伝送線路TL2との接続点CPから受信回路RX側を見たインピーダンスが非常に大きくなり、アンテナANTと受信回路RXとの伝送経路は接続されない。このとき、送信回路TXからの送信信号が受信回路RXに漏洩することなく、アンテナANTに伝送されることになる。

【0007】一方アンテナANTと受信回路RXとを接続する場合には、コントロール回路VC2から正または0の電圧が、コントロール回路VC1から0の電圧が与えられることにより、第1のダイオードD1および第2のダイオードD2がOFF状態になる。第1のダイオードD1がOFF状態になることによって、送信回路TXとアンテナANTと間の伝送経路のインピーダンスが高くなり接続されない。またOFF状態になった第2のダイオードD2によって、第2の伝送線路TL2を介してアンテナANTと受信回路RXとの伝送経路が接続される。このとき、アンテナANTからの受信信号が送信回路TXに漏洩することなく、受信回路RXに伝送されることになる。上述のようにして、コントロール回路VC1およびコントロール回路VC2から与えられる電圧をコントロールすることによって、スイッチ回路を切り換えて、送受信を行うことができる。

【0008】

【発明が解決しようとする課題】図5は、図4に示すような回路を有する従来のスイッチ回路の一例を示す分解斜視図である。このスイッチ回路は、積層素体を含み、第1の伝送線路TL1となる第1のライン電極31および第2の伝送線路TL2となる第2のライン電極32、誘電体を介して第1のライン電極31および第2のライン電極32を挟むように第1のアース電極41および第2のアース電極11や多数のランドおよび一番上の誘電体層50には第1のダイオードD1をはじめとする表面実装部品が配置されている。

【0009】このスイッチ回路は、第1のライン電極31および第2のライン電極32として、送信信号や受信信号の波長の1/4の長さを持つ2本の伝送線路が必要であり、従来は特開平7-202502、7-202504等に関示されているように、積層素体内の同一の層上にそれぞれ形成されている。積層素体の誘電率にもよるが、上記伝送線路は数10mm程度になるため、小型化に限界があった。

【0010】また特開平7-202503等に関示されているように、第1のライン電極および第2のライン電極を積層素体内の異なる層上に形成した場合、図6に示すように第1のライン電極31および第2のライン電極12とがお互いに干渉しないように、第1のライン電極31を形成した誘電体層30および第2のライン電極12を形成した誘電体層10の間にシールド電極21が形成された誘電体層20を設ける必要があり、全体として

積層素体の層数を増加させ生産コストを増大させることになる。

【0011】本発明の目的は、上記問題点を解決し、生産コストを増大させることなく、第1のライン電極および第2のライン電極とがお互いに干渉しないような小型のスイッチ回路を提供することである。

【0012】

【課題を解決するための手段】本発明は、第1の回路、第2の回路および第3の回路に接続され、第1の回路と第3の回路との接続、および第2の回路と第3の回路との接続を切り換えるためのスイッチ回路であって、第1の回路にアノードが接続され、第3の回路にカソードが接続される第1のダイオード、第1のダイオードのアノードに接続される第1の伝送線路、第3の回路と第2の回路との間に接続される第2の伝送線路、および第2の回路にアノードが接続され、アースにカソードが接続される第2のダイオードを含み、第1の伝送線路および第2の伝送線路は、積層素体に内蔵され、第1の伝送線路および第2の伝送線路が、積層素体内の異なる層上に形成されるとともに、45度から90度の角度で交差するように配置され、第1のダイオードと第2のダイオードが、積層素体上に形成されるスイッチ回路である。

【0013】本発明において、第1の伝送線路および第2の伝送線路が、積層素体に内蔵され、第1の伝送線路および第2の伝送線路が、積層素体内の異なる層上に形成されるとともに、その各層に形成された伝送線路を投影的に重ねてみた時、それぞれの伝送線路が45度から90度の角度で交差するように配置されている。このように、第1の伝送線路と第2の伝送線路が投影的に見た時、平行に重なるように伸びるのではなく、クロスするように配置する（これをねじれの位置という）ことによって、第1の伝送線路と第2の伝送線路との伝送する信号の互いの干渉を抑制することが出来る。つまり、上下の伝送線路が平行に重なるように配置されていれば、信号が伝わり易く、逆に全く別のところにあれば、信号は伝わらない。しかしながら、小型化を考えた場合、全く別の場所にそれぞれを形成することは困難なため、本発明では、なるべく平行に重ならないように、交差させて配置するものである。この交差としては、90度であることが望ましいが、必ずしも90度でなくても良い。好ましくは、45度以上である。本発明により、第1の伝送線路と第2の伝送線路との間にシールド層を設けずに、第1の伝送線路および第2の伝送線路をお互いに干渉させることなく、スイッチ回路の実装面積を減らせることができる。

【0014】

【発明の実施の形態】以下、実施例に従い本発明を詳細に説明する。

（実施例1）図1に本発明に係る一実施例の斜視図を示す。このスイッチ回路600は、積層素体601、第1

のダイオード603、第2のダイオード604を含む。図2に積層素体601の内部構造を示す。積層素体601は、複数の誘電体層などを積層することによって形成される。

【0015】最下層の第1の誘電体層100には、第1のアース電極101が形成され、第1の誘電体層100の一方の対向する端部との接続のために引き出し電極101aおよび101bが形成される。本実施例では第1の誘電体層100の長手方向の対向する両端部に、引き出し電極101aおよび101bが形成されているが、第1の誘電体層100の幅方向の対向する端部に引き出し電極(図示しない)を形成してもよい。

【0016】第1の誘電体層100の上には、第2の誘電体層200が形成される。第2の誘電体層200上には、蛇行するように第2の伝送線路201が形成される。

【0017】第2の誘電体層200の上には、第3の誘電体層300が形成される。第3の誘電体層300上には、蛇行するように第1の伝送線路301が形成される。第1の伝送線路301は、積層素体601を上方から透視したとき、第2の伝送線路201と90度の角度で交差するように配置される。また、第3の誘電体層300には、ビアホール302aおよび302bが形成される。ビアホール302aは、第2の伝送線路201の一端部に対応する位置に形成され、ビアホール302bは、第2の伝送線路201の他端部に対応する位置に形成される。

【0018】第3の誘電体層300の上には、第4の誘電体層400が形成される。第4の誘電体層400上には、第2のアース電極401が形成され、第4の誘電体層400の一方の対向する端部との接続のために引き出し電極401aおよび401bが、それぞれ第1の誘電体層100に形成された引き出し電極101aおよび101bに対応する位置に形成される。本実施例では第4の誘電体層400の長手方向の対向する両端部に、第2の引き出し電極401aおよび401bが形成されているが、第4の誘電体層400の幅方向の対向する端部に引き出し電極(図示しない)を形成してもよい。また、第4の誘電体層400には、ビアホール402a、402b、402cおよび402dが形成される。ビアホール402aは、第2の伝送線路201の一端部に対応する位置に形成され、ビアホール402bは、第2の伝送線路201の他端部に対応する位置に形成される。ビアホール402cは、第1の伝送線路301の一端部に対応する位置に形成され、ビアホール402dは、第1の伝送線路301の他端部に対応する位置に形成される。

【0019】第4の誘電体層400の上には、最上層である第5の誘電体層500が形成される。第5の誘電体層500上には、第1、第2、第3、第4および第5のコンデンサC1、C2、C3、C4およびC5であるチ

ップコンデンサ605a、605b、605c、605dおよび605e、第1および第2のダイオードD1およびD2となるチップダイオード603および604、第1および第2の抵抗R1およびR2となる606aおよび606b、およびそれらの素子と積層素体内に形成された第1の伝送線路301および第2の伝送線路201を接続するための複数のランドなどが形成される。第5の誘電体層500には、ビアホール502a、502b、502cおよび502dが形成され、図4に示す回路を構成するように第5の誘電体層500上に形成された所定のランドと接続される。また、ビアホール502aは、第2の伝送線路201の一端部に対応する位置に形成され、ビアホール502bは、第2の伝送線路201の他端部に対応する位置に形成される。ビアホール502cは、第1の伝送線路301の一端部に対応する位置に形成され、ビアホール502dは、第1の伝送線路301の他端部に対応する位置に形成される。

【0020】第1の誘電体層100から第5の誘電体層500が一体となり、外部電極602a、602b、602c、602d、602e、602f、602gおよび602hが形成されて積層素体600となる。ビアホール302a、402a、502aおよびランド607を介して、第2の伝送線路201の一端と第3のコンデンサ605cの一方の電極および第1のダイオード603のカソード側が接続される。また、ビアホール302b、402b、502bおよびランド608を介して、第2の伝送線路201の他端と第4のコンデンサ605dの一方の電極および第2のダイオード603のアノード側が接続される。

【0021】ビアホール402d、502dおよびランド610を介して、第1の伝送線路301の一端と第1のコンデンサ605aの一方の電極および第1のダイオード603のアノード側が接続される。また、ビアホール402c、502cおよびランド609を介して、第1の伝送線路301の他端と第2のコンデンサ605bの一方の電極および第1の抵抗606aが接続される。

【0022】外部電極602aは、第1の抵抗606aの他方の電極に接続される。この外部電極602aはコントロール回路VC1に接続される。外部電極602bは、第3のコンデンサ605cの他方の電極に接続される。この外部電極602bはアンテナANTに接続される。外部電極602cは、第2の抵抗606bの他方の電極に接続される。この外部電極602cはコントロール回路VC2に接続される。外部電極602dは、第5のコンデンサ605eの他方の電極、第1のアース電極101の引き出し電極101bおよび第2のアース電極401の引き出し電極401bに接続される。この外部電極602dは接地される。外部電極602eは、第4のコンデンサ605dの他方の電極に接続される。この外部電極602eは受信回路RXに接続される。外部電

極602gは、第1のコンデンサ605aの他方の電極に接続される。この外部電極602gは送信回路TXに接続される。外部電極602hは、第2のコンデンサ605bの他方の電極、第1のアース電極101の引き出し電極101aおよび第2のアース電極401の引き出し電極401aに接続される。この外部電極602hは接地される。このようにして図1に示すスイッチ回路600は図4に示す回路となる。

【0023】この実施例の第1の伝送線路301および第2の伝送線路201を透過的に見た平面図を図7に示す。この第1の伝送線路301と第2の伝送線路201が重なる部分は、それぞれの直線部であり、互いにほぼ90度で交差している。この図1に示すスイッチ回路600は、第1の伝送線路301および第2の伝送線路201が、積層素体601に内蔵され、第1の伝送線路301および第2の伝送線路201が、積層素体601内の異なる層上に形成されるとともに、45度から90度の角度で交差するように配置され、第1のダイオード603と第2のダイオード604が積層素体601上に形成される。そのため、第1の伝送線路301と第2の伝送線路201との間にシールド層を設けずに、第1の伝送線路301および第2の伝送線路201をお互いに干渉させることなく、スイッチ回路600の実装面積を減らすことができ、スイッチ回路600を小型にできる。

【0024】このスイッチ回路600は、第1の伝送線路301および第2の伝送線路201を積層素体601内の同じ誘電体層に形成したものに比べ、第1の伝送線路301および第2の伝送線路201を立体的に配置できるため、平面的に見て実装面積を減らすことができる。

【0025】さらに、このスイッチ回路600は、第1の伝送線路301および第2の伝送線路201を積層素体601内の異なる誘電体層に形成し、その間にシールド層を形成したものに比べ、積層される誘電体層及びビアホールを減らすことができる。そのため、積層素体601の全体の厚みを減らすことができ、かつ歩留まりを向上させ生産コストを低くできる。

【0026】また、このスイッチ回路600は、第1の伝送線路301および第2の伝送線路201が積層素体に内蔵されているため、外部からの影響を受けにくい。また、金属あるいは樹脂ケースを被せたり、樹脂モールドなどを施してもよい。本実施例では、積層素体601上に複数のコンデンサを形成しているが、積層素体601に内蔵してもよいし、同様に積層素体601上に形成している複数の抵抗を厚膜印刷などで形成したり、ダイ

オードをベアチップにして所定の各ランドにボンディングにより接続した場合にも適応されうる。

【0027】

【発明の効果】本発明によれば、第1の伝送線路および第2の伝送線路をそれぞれ積層素体内に形成し、しかも別の層に設けるとともに、その間にシールド層を設けることなく、第1の伝送線路および第2の伝送線路のお互いの干渉を抑制することが出来、スイッチ回路を小型化できる。これにより、スイッチ回路を装着する携帯電話あるいは高周波回路の小型化が達成される。

【図面の簡単な説明】

【図1】本発明に係る一実施例の斜視図である。

【図2】図1に示す本発明に係る実施例の積層素体の分解斜視図である。

【図3】スイッチ回路の機能を示す図である。

【図4】図1に示す実施例の回路図である。

【図5】従来の技術を示す分解斜視図である。

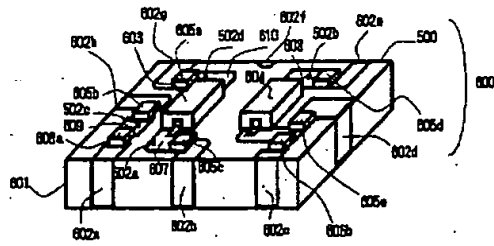
【図6】従来の他の技術を示す分解斜視図である。

【図7】本発明に係る一実施例の伝送線路の透過平面図である。

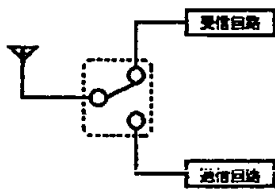
【符号の説明】

- 100 第1の誘電体層
- 101 第1のアース電極
- 101a、101b 引き出し電極
- 200 第2の誘電体層
- 201 第2の伝送線路
- 300 第3の誘電体層
- 301 第1の伝送線路
- 302a、302b ビアホール
- 400 第4の誘電体層
- 401 第2のアース電極
- 401a、401b 引き出し電極
- 402a、402b、402c、402d ビアホール
- 500 第5の誘電体層
- 502a、502b、502c、502d ビアホール
- 600 スwitch回路
- 601 積層素体
- 602a、602b、602c、602d、602e、602f、602g、602h 外部電極
- 603、604 ダイオード
- 605a、605b、605c、605d、605e コンデンサ
- 606a、606b 抵抗
- 607、608、609、610 ランド

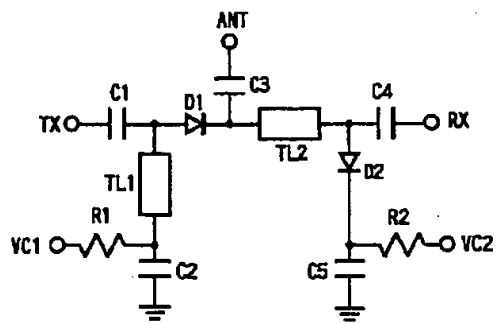
【図1】



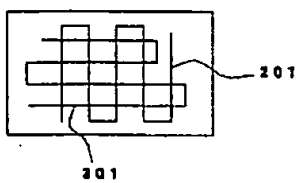
【図3】



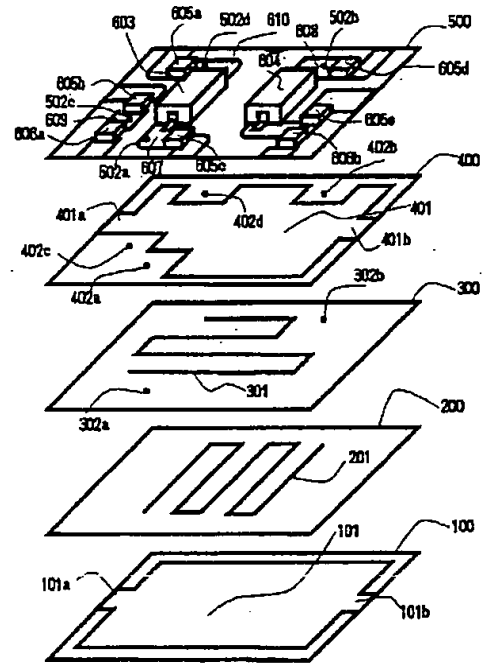
【図4】



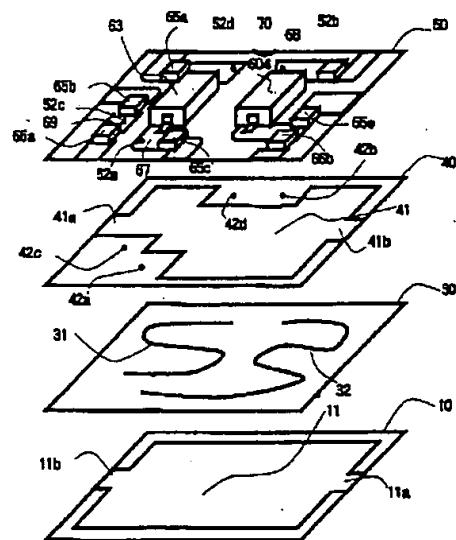
【図7】



【図2】



【図5】



【図6】

